

无螺旋电感的小面积 SiGe HBT 宽带低噪声放大器

赵彦晓, 张万荣, 谢红云, 金冬月, 丁春宝, 郭振杰, 高 栋
(北京工业大学 电子信息与控制工程学院, 北京 100124)

摘 要: 设计了一款无螺旋电感的 1~6 GHz 频段的小面积高性能 SiGe HBT 宽带低噪声放大器 (wideband low noise amplifier, WLNA). 采用具有优良阻抗匹配特性的共基放大器作为输入级, 并采用噪声抵消技术抵消其噪声达到输入噪声匹配; 共射放大器作为输出级, 有源电感替代螺旋电感实现电感峰化技术来扩展频带宽度、提高增益的平坦度. 基于 Jazz 0.35 μm SiGe BiCMOS 工艺, 完成了版图设计, WLNA 的版图尺寸仅为 105 μm \times 115 μm , 与使用螺旋电感的 WLNA 相比, 芯片面积大大减小. 利用安捷伦公司的射频/微波集成电路仿真工具 ADS 进行了验证. 结果表明: 该 WLNA 在 1~6 GHz 频段内, $S_{21} > 16$ dB, $\text{NF} < 3.5$ dB, $S_{11} < -10$ dB, $S_{22} < -10$ dB. 对于设计应用于射频前端的小面积、低成本、高性能的单片 WLNA 具有一定的指导意义.

关键词: SiGe HBT; 有源电感峰化技术; 噪声抵消支路; 宽带低噪声放大器; 射频前端

中图分类号: TN 722.3

文献标志码: A

文章编号: 0254-0037(2014)05-0690-06

Small Area SiGe HBT Wideband Low Noise Amplifier Without Spiral Inductor

ZHAO Yan-xiao, ZHANG Wan-rong, XIE Hong-yun, JIN Dong-yue, DING Chun-bao, GUO Zhen-jie, GAO Dong
(College of Electronic Information and Control Engineering, Beijing University of Technology, Beijing 100124, China)

Abstract: A 1-6 GHz inductorless SiGe HBT wideband low noise amplifier (WLNA) with small die area and high performance was presented. The input stage was common-based amplifier with superior input impedance matching, and the noise of the common-base amplifier was cancelled by using noise cancellation technology. Common-emitter amplifier was used at the output stage. The active inductor instead of spiral inductor enabled shunt peaking for extending the bandwidth and improving gain flatness. Based on Jazz 0.35 μm SiGe BiCMOS technology, the layout were designed. The layout occupied the die area of only 105 μm \times 115 μm , and the total die area of the amplifier was much smaller than that of the amplifier with spiral inductor. With Agilent RF/MW integrated circuits simulation tools, the results show that the proposed WLNA exhibits $S_{21} > 16$ dB, $\text{NF} < 3.5$ dB, $S_{11} < -10$ dB, and $S_{22} < -10$ dB in the frequency range of 1-6 GHz. The results provide an important guide to design and develop the monolithic WLNA with small die area, low-cost and high performance for radio frequency (RF) front-end.

Key words: SiGe HBT; active inductive peaking technology; noise cancellation branch; wideband low noise amplifier (WLNA); radio frequency (RF) front-end

宽带低噪声放大器 (wideband low noise amplifier, WLNA) 是射频前端的核心部件, 应具有

良好的输入输出阻抗匹配、优良的噪声性能、高的增益及足够宽的工作频带. 在设计 WLNA 时, 往往使

收稿日期: 2013-06-04

基金项目: 国家自然科学基金资助项目(61006044); 北京市自然科学基金资助项目(4122014)

作者简介: 赵彦晓(1977—), 女, 副教授, 主要从事射频器件与射频集成电路方面的研究, E-mail: zhaoyanxiao@emails.bjut.edu.cn

用螺旋电感到达输入输出阻抗匹配,但螺旋电感不可调,在射频频段品质因子 Q 值低,并且占用了芯片的大部分面积,不利于实现芯片的小型化^[1-2]. 众所周知,有源电感具有电感值可调、 Q 值高、占用面积小、谐振频率高、制作成本低等优点. 近年来,用有源电感取代螺旋电感来减小芯片面积已成为研究的热点^[3-4]. 有源电感的不足之处在于其噪声性能劣于螺旋电感,所以有源电感一般用于 WLNA 的输出级. 文献[5]在输出级采用有源电感,在一定程度上减小了芯片的面积,但输入端使用螺旋电感到达输入匹配,仍占了芯片的大部分面积. 文献[6]在设计时没有使用螺旋电感,芯片的面积减小明显,但是在输入端使用电阻电容达到匹配,电阻的使用会产生电阻热噪声,从而会影响整个 WLNA 的噪声性能. 本文克服以上电路的缺点,在输入端摒弃了使用螺旋电感或电阻反馈的匹配设计方法,而采用输入阻抗低的共基放大器作为输入级,调节其偏置就可实现输入匹配,并采用噪声抵消技术,使输入端的噪声在输出端得到抵消. 该方法避免了在输入端使用面积大的螺旋电感,且同时达到输入端的阻抗匹配与噪声匹配;在输出端用有源电感替代螺旋电感,并应用峰化技术扩展频带宽度、提高增益的平坦度. 这种输入输出阻抗匹配方法避免了使用螺旋电感,芯片的面积大大减小,并且该 WLNA 在 1 ~ 6 GHz 内具有足够的增益、良好的阻抗匹配与噪声性能.

1 无螺旋电感的 WLNA 的电路结构与与设计

1.1 电路结构

本文提出的无螺旋电感的小面积 WLNA 拓扑结构如图 1 所示. 输入级 Q_1 为共基放大器的连接方式; Q_2 、 Q_3 组成噪声抵消结构的 2 个并联支路,抵消 Q_1 的噪声电流实现噪声匹配; Q_4 为共射放大器的连接方式,作为输出级; Q_5 、 Q_6 、 Q_7 构成有源电感,应用电感峰化技术并联在 Q_4 的输出端来拓宽放大器的带宽. V_{bias1} 、 V_{bias5} 、 V_{bias7} 为晶体管 Q_1 、 Q_5 、 Q_7 的基极提供稳定的偏置, I_3 、 I_5 为 Q_3 、 Q_5 晶体管集电极提供电流源偏置.

1.2 基于共基放大器的输入匹配设计

1.2.1 输入阻抗匹配

图 2 中共基放大器输入阻抗为 $Z_{in} = (1/g_m) // R_E \approx 1/g_m$, 式中“//”表示 2 个电阻并联. 可看出输入阻抗为纯阻性元件,与频率无关. 共基放大器作为 WLNA 的输入级,调节其偏置条件改变放大器的跨导,当满足 $Z_{in} \approx 1/g_m = R_s$ 时, WLNA 可达到宽带输入阻抗匹配.

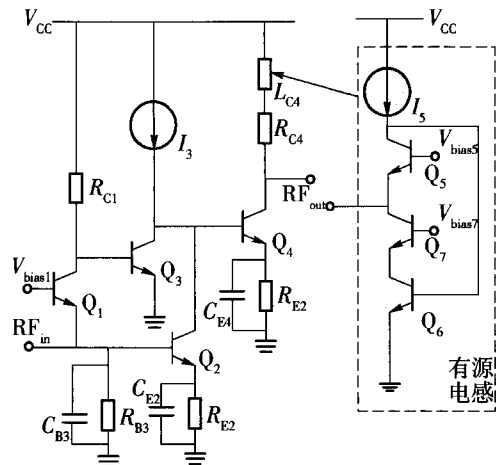


图 1 WLNA 拓扑结构
Fig. 1 Topology of WLNA

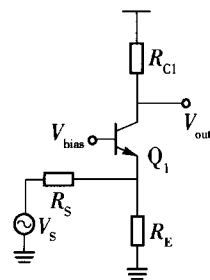


图 2 共基放大器拓扑结构
Fig. 2 Common-based amplifier topology

1.2.2 输入噪声匹配

1.2.2.1 共基放大器的噪声

共基放大器的等效噪声模型如图 3 所示,基区电阻产生的热噪声为 kTr_b ,发射结散粒噪声为 $2qI_B$,集电极散粒噪声为 $2qI_C$,源阻抗产生的热噪声为 kT/R_s . k 为玻耳兹曼常数, T 为温度. 以上噪声源相互独立,在输出端叠加之后的集电极的总噪声电流为

$$\overline{I_{n,Q1}^2} = 4kTr_b \Delta f \left(\frac{r_\pi}{r_\pi + r_b} \right)^2 g_m^2 + 2qI_B \Delta f \left(\frac{r_b r_\pi}{r_\pi + r_b} \right)^2 g_m^2 + 2qI_C \Delta f \quad (1)$$

由式(1)得到的共基放大器噪声系数为

$$NF_{CB} = 3 + \frac{r_b}{R_s} + \frac{r_b^2}{2\beta R_s^2} \quad (2)$$

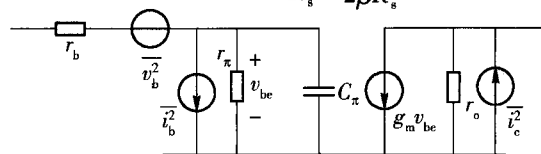


图 3 SiGe HBT 放大器等效噪声模型
Fig. 3 Equivalent noise model of SiGe HBT amplifier

从式(2)可看出,即使忽略非理想因素,由于基极电阻 r_b 的存在,该结构的噪声系数也不可能做到 4.7 dB ($10\lg 3$) 以下. 因此,共基放大器用于 WLNA 的输入级,需要对噪声性能进行优化.

1.2.2.2 基于噪声抵消结构的噪声优化分析

噪声抵消技术的实质是增加输入匹配器件的并联支路,使输入匹配器件的噪声在输出端得到抵消,从而同时实现阻抗匹配与噪声匹配^[7]. 图4为共基放大器的噪声抵消结构原理图,共基晶体管 Q_1 、共射晶体管 Q_3 为输入阻抗匹配支路,共射晶体管 Q_2 为噪声抵消支路. Q_1 的集电极输出的噪声电流等效为电流源 $\overline{I_{n,Q_1}^2}$,从节点 M 流入,节点 N 流出,可看出在节点 M 、 N 产生了 2 个完全相关但相位相反的噪声电压,这 2 个电压分别经过共射放大器 Q_2 、 Q_3 放大,如果 2 个放大之后的噪声电流幅值相等,那么就可抵消掉 Q_1 输出的噪声电流 $\overline{I_{n,Q_1}^2}$. 另一方面,信号源在节点 M 、 N 产生的 2 个电压相位相同,在输出端叠加之后增益得到提高. Q_1 的噪声电流 $\overline{I_{n,Q_1}^2}$ 在输出端 P 点的输出电流为

$$\overline{I_{n,out}^2} = \frac{|g_{m2}V_M - g_{m3}V_N|^2}{|I_{n,Q_1}|^2 (g_{m2}R_s - g_{m3}R_{C1})} \quad (3)$$

可看出,当满足 $g_{m2}R_s = g_{m3}R_{C1}$ 时, Q_1 噪声电流 $\overline{I_{n,Q_1}^2}$ 可在输出端消除,并且在抵消共基极晶体管噪声的同时不影响共基极晶体管的输入阻抗匹配.

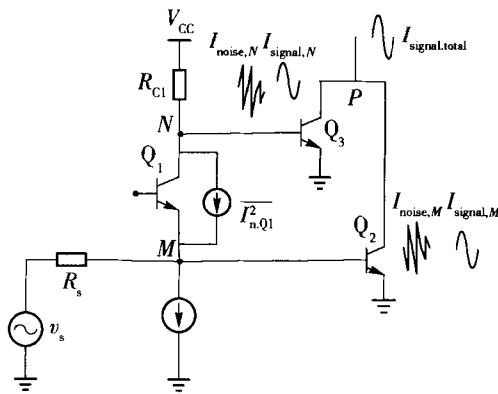


图4 噪声抵消原理

Fig. 4 Noise canceling schematic

假定输入阻抗匹配,WLAN 的输入阻抗可表示为: $Z_{in} = R_s = 1/g_m$; Q_1 的噪声在输出端抵消的情况下,满足 $g_{m2}R_s = g_{m3}R_{C1}$; 并且 Q_2 、 Q_3 采用相同参数的 SiGe HBT 晶体管,其基区电阻满足 $r_{b2}g_{m2} = r_{b3}g_{m3}$. 依据这些条件,得出关于 R_{C1} 、 Q_2 、 Q_3 及 WLAN 的噪声系数 $NF_{R_{C1}}$ 、 NF_{Q_2} 、 NF_{Q_3} 、 NF 的表达式分别为

$$NF_{R_{C1}} = \frac{|I_{n,R_{C1}}|^2}{|I_{n,in}|^2} = \frac{V_{n,R_{C1}}^2 \times g_{m2}^2}{V_{n,in}^2 \times G_m^2} = \frac{4kTR_{C1}g_{m3}^2}{kTR_s (g_{m2} + g_{m3}R_{C1}/R_s)^2} = \frac{R_s}{R_{C1}} \quad (4)$$

$$NF_{Q_2} = \frac{|I_{n,Q_2}|^2}{|I_{n,in}|^2} = \frac{V_{n,Q_2}^2 \times g_{m2}^2}{V_{n,in}^2 \times G_m^2} = \frac{4kTr_{b2}g_{m2}^2 + 2qI_{B2}g_{m2}^2R_s^2 + 2qI_{C2}}{kTR_s (g_{m2} + g_{m3}R_{C1}/R_s)^2} = \frac{r_{b2}}{R_s} + \frac{g_{m2}R_s}{2\beta} + \frac{1}{2R_s g_{m2}} \quad (5)$$

$$NF_{Q_3} = \frac{|I_{n,Q_3}|^2}{|I_{n,in}|^2} = \frac{V_{n,Q_3}^2 \times g_{m3}^2}{V_{n,in}^2 \times G_m^2} = \frac{4kTr_{b3}g_{m3}^2 + 2qI_{B3}g_{m3}^2 + 2qI_{C3}}{kTR_s (g_{m2} + g_{m3}R_{C1}/R_s)^2} = \frac{r_{b2}}{R_{C1}} + \frac{g_{m2}R_s^2}{2\beta R_{C1}} + \frac{1}{2R_{C1}g_{m2}} \quad (6)$$

$$NF = 1 + NF_{R_{C1}} + NF_{Q_2} + NF_{Q_3} \quad (7)$$

$$NF = 1 + \frac{R_s}{R_{C1}} + \frac{r_{b2}}{R_s} + \frac{g_{m2}R_s}{2\beta} + \frac{1}{2R_s g_{m2}} + \frac{r_{b2}}{R_{C1}} + \frac{g_{m2}R_s^2}{2\beta R_{C1}} + \frac{1}{2R_{C1}g_{m2}} = \left(1 + \frac{r_{b2}}{R_s} + \frac{g_{m2}R_s}{2\beta} + \frac{1}{2R_s g_{m2}}\right) \left(1 + \frac{R_s}{R_{C1}}\right) \quad (8)$$

式(8)为 2 项的乘积,第 1 项是晶体管 Q_2 与源阻抗 R_s 直接相连时的噪声系数,第 2 项可认为是实现输入匹配后,对噪声的恶化程度. 输入匹配条件下, $R_s = 50 \Omega$, R_{C1} 与 R_s 比值越大,噪声就越低,但 R_{C1} 的调节同时也受输出阻抗匹配的约束,因此也不能无限制增大 R_{C1} . Q_2 、 Q_3 晶体管参数在满足 $g_{m2}R_s = g_{m3}R_{C1}$, $r_{b2}g_{m2} = r_{b3}g_{m3}$ 的条件下, Q_2 尽量选择基区电阻 r_{b2} 较小、 β 值较大的 SiGe HBT 晶体管以减小 WLNA 的噪声.

1.3 基于有源电感的输出匹配设计

有源电感与传统的螺旋电感相比,具有电感值可调、品质因子高、自谐振频率高、占用芯片面积小等优点,有源电感已取代螺旋电感广泛使用在射频电路中. 本设计采用共射放大器的连接方式作为输出级,有源电感替代螺旋电感实现峰化技术,来扩展 WLNA 的带宽.

1.3.1 SiGe HBT 有源电感

基于回转器-电容 (Grytor-C) 原理的有源电感由 2 个极性和方向相反的跨导网络并联,并在回转器的输出端接 1 个电容,使整个网络的阻抗呈现电

感特性. 一般需要加补偿电路进一步提高有源电感的品质因子 Q 值^[8], 本设计采用隔离性好、输出阻抗高的 Cascode 结构, 仅使用 3 个 SiGe HBT 晶体管可实现高 Q 值的有源电感. 图 5(a) 是基于回转器-电容原理的有源电感, Q_5 为 SiGe HBT 晶体管的共基连接方式作为正跨导网络, Q_6 、 Q_7 为 SiGe HBT 晶体管的 Cascode 连接方式作为负跨导网络, 并利用 Q_6 管 be 结间的电容构成有源电感的基本结构. SiGe HBT 晶体管的小信号等效模型包括 r_{be} 、 C_{be} 、 g_m 与 r_{ce} , 有源电感可等效为图 5(b) 所示的 RLC 网络. 其中

$$C_p = C_{be5}, R_p = r_{ce5} // r_{be6},$$

$$L_e = \frac{C_{be6}}{g_{m5}g_{m6}}, R_s = \frac{1}{r_{ce7}(r_{be5} // r_{ce6})g_{m5}g_{m6}g_{m7}} \quad (9)$$

考虑到 $R_p \gg R_s$, 有源电感的品质因子 Q 可表示为

$$Q \approx \frac{\omega L_e}{R_s} \quad (10)$$

从(9)(10)式可看出, 通过改变偏置条件可改变 g_{m5} 与 g_{m6} , 调节等效电感值 L_e . 但是, 通过改变跨导的方法, 不能有效提高 Q 值. 本文采用 Cascode 连接方式作为负跨导, Cascode 连接方式输出阻抗大, 能有效降低 R_s , 从而增大了 Q 值.

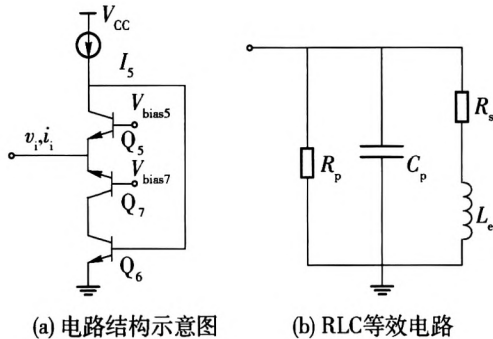
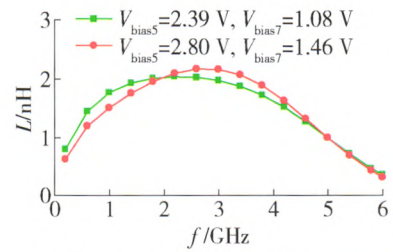


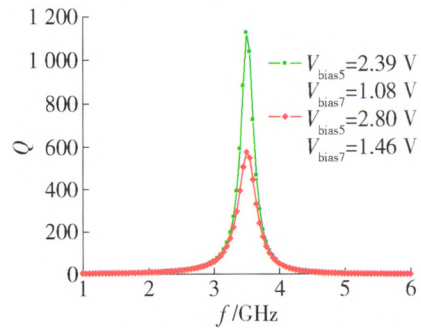
图 5 基于回转器-电容原理的有源电感
Fig. 5 Active inductor based on Gyrator-C

采用 Jazz 0.35 μm SiGe BiCMOS 工艺, 利用安捷伦公司的射频/微波集成电路仿真工具 ADS 对有源电感进行仿真验证, 在不同偏置条件下的仿真结果如图 6 所示. 可看出, 有源电感在 1~6 GHz 频段范围内呈现出电感特性, 并且电感值可调, 品质因子 Q 值最高可达 1 127, 可满足射频电路的实际需求. 该有源电感具有可调性, 易于实现输出阻抗匹配, 替代螺旋电感并与共射放大器输出端的电阻串联, 采用电感峰化技术来扩展 WLNA 的频带宽度, 并且可

节省芯片的大部分面积与制作成本.



(a) 不同偏置条件下有源电感等效电感值 L



(b) 不同偏置条件下有源电感品质因子 Q 值

图 6 不同偏置条件下有源电感等效电感 L 值与 Q 值

Fig. 6 L and Q of active inductor under different bias conditions

1.3.2 基于有源电感的峰化技术

并联电感峰化技术是在共射放大器的负载电阻 R_L 上串联 1 个电感 L , 产生 1 个 0 点, 可补偿整个放大电路中随频率增加电容所减小的阻抗, 从而提高 -3 dB 带宽^[9]. 电感峰化的共射放大器如图 7(a) 所示, 有源电感代替输出端的螺旋电感 L , 等效电路为图 7(b) 所示的电路. 虚框内的部分为有源电感的等效电路. 有源电感的等效阻抗可表示为

$$Z_L(j\omega) = R_e + j\omega L_e \quad (11)$$

R_e 、 L_e 分别为有源电感输入阻抗的实部、虚部. 并联电感峰化的阻抗表示为

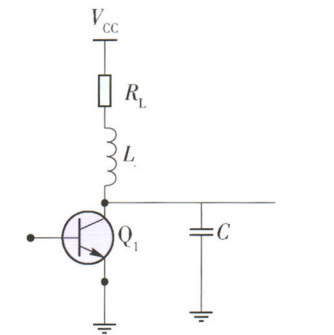
$$|Z(j\omega)| = R \sqrt{\frac{(\omega L/R)^2 + 1}{(1 - \omega^2 LC)^2 + (\omega RC)^2}} \quad (12)$$

式中: $R = R_L + R_e$; $L = L_e$.

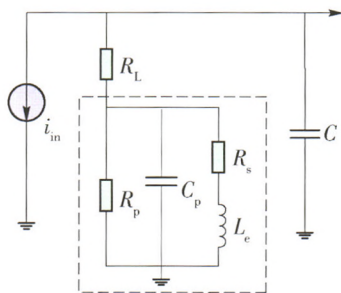
采用有源电感的峰化技术, 补偿了电容阻抗的减小, 总的阻抗在一个较宽频率范围内大致保持不变, 并且有效减小了芯片的面积.

1.4 电路芯片版图

基于 Jazz 0.35 μm SiGe BiCMOS 工艺, 设计了 WLNA 的芯片版图如图 8 所示, 版图尺寸为 105 μm \times 115 μm , 与使用无源电感的 WLNA 相比, 芯片面积大大减小.



(a) 电感峰化的共射放大器示意图



(b) 有源电感峰化的共射放大器等效电路

图7 基于有源电感的峰化技术

Fig.7 Peaking technique based on active inductor

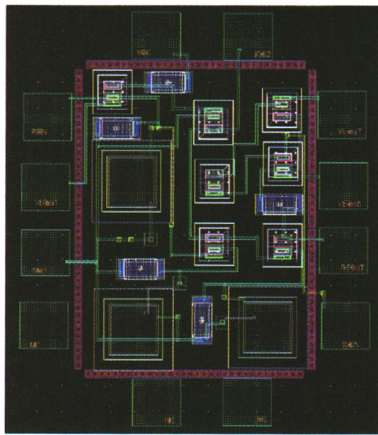


图8 WLNA的芯片版

Fig.8 Chip layout of WLNA

2 电路性能分析

采用 Jazz 0.35 μm SiGe BiCMOS 工艺,对本文设计的 WLNA 进行了仿真分析. 图 9 给出 WLNA 的噪声系数,可看出,采用噪声抵消结构后的 WLNA,在工作的频段内,噪声系数为 1.8 ~ 3.4 dB,从而验证了采用噪声抵消结构提高噪声性能的有效性. 从图 10 可看出,在 1 ~ 6 GHz 工作频段范围内,增益为 16.3 ~ 17.3 dB,增益平坦度为 ± 0.5 dB. 输入反射系数 S_{11} 和输出反射系数 S_{22} 都小于 -10 dB,可满足射频电路的实际需求.

图 11 是稳定性判定因子 Mu_s 与频率的关系,在 1 ~ 6 GHz 频率范围内, $Mu_s > 2$,电路无条件稳定. 整个电路的工作电压为 3.3 V,电流消耗为 5 mA(功耗 16.5 mW). 表 1 为本文提出的基于有源电感峰化技术与噪声抵消技术的 WLNA 与已发表的 WLNA 性能的比较. 从表 1 可以看出,本文提出的 WLNA 获得了较好的性能,特别显示了面积优势.

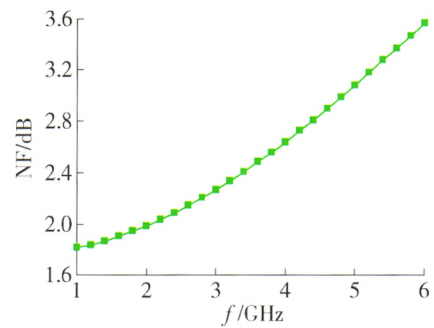


图9 WLNA 噪声系数

Fig.9 Noise figure of WLNA

表1 与已发表 WLNA 的性能比较

Table 1 Comparison of the performance of the published WLNA

参考文献	是否采用噪声抵消技术	是否采用有源电感	使用螺旋电感数量	NF/dB	S_{21} /dB	面积	工作频段/GHz
[5]	否	是	3	<4	19.5	0.400 mm ²	3 ~ 5
[6]	否	否	否	2.8 ~ 3.5	22 ~ 25	0.282 mm ²	0.2 ~ 1.0
[7]	是	否	1	2.6 ~ 3.0	21 ~ 25		1 ~ 5
[10]	是	否	2	3.3 ~ 3.8	12.5*	0.530 mm ²	1 ~ 6
本文	是	是	0	1.8 ~ 3.4	16.3 ~ 17.3	0.013 μm^2	1 ~ 6

* 为测试结果

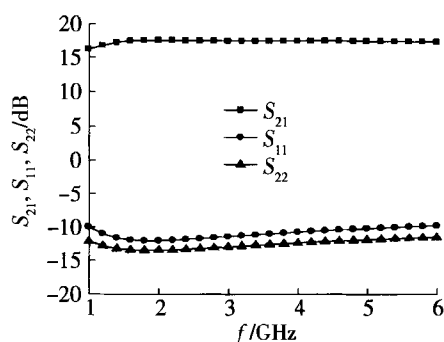
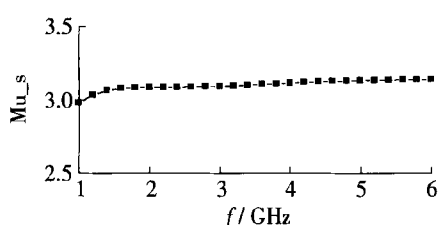
图 10 WLNA S_{21} 、 S_{11} 与 S_{22} Fig. 10 S_{21} , S_{11} and S_{22} of WLNA

图 11 稳定性判定因子

Fig. 11 Stable factor

3 结论

1) WLNA 由于没有使用无源螺旋电感实现输入输出匹配,因此占用芯片面积小。

2) WLNA 输入端选择具有良好的宽带输入阻抗匹配的共基放大器,并采用噪声抵消技术,增加噪声抵消支路抵消输入端产生的噪声,获得了良好的输入阻抗匹配与噪声性能。输出匹配设计采用有源电感代替螺旋电感,应用有源电感峰化技术扩展频带宽度,缩小了芯片面积与制作成本。

3) 在 1~6 GHz 工作频率范围内,该 WLNA 具有较好的增益、较好的噪声特性、较好的输入输出匹配与较高的集成度。

参考文献:

- [1] LI C M, LI M T, HE K C, et al. A low power self forward body bias CMOS LNA for 3-6.5 GHz UWB receivers [J]. IEEE Microwave Wireless Component Letters, 2010, 20(2): 100-102.
- [2] 刘萌萌,张盛,王硕,等.一种 CMOS 超宽带 LNA 的优化设计方法[J].电子学报,2009,37(5):1082-1086. LIU Meng-meng, ZHANG Sheng, WANG Shuo, et al. An optimization design methodology for CMOS UWB LNA [J]. Chinese Journal of Electronics, 2009, 37(5): 1082-1086. (in Chinese)
- [3] KIA H B, A'AIN A K, GROUT I, et al. A reconfigurable

low-noise amplifier using a tunable active inductor for multistandard receivers [J]. Circuits System Signal Processing, 2013, 32(3): 979-992.

- [4] MOEZZI M, BAKHTIAR M S. Wideband LNA using active inductor with multiple feed-forward noise reduction paths[J]. Microwave Theory and Techniques, 2012, 60(4): 1069-1078.
- [5] 郭振杰,张万荣,金冬月,等.基于有源电感的全集成超宽带低噪声放大器[J].微电子学,2013,43(3): 316-320. GUO Zhen-jie, ZHANG Wan-rong, JIN Dong-yue, et al. Fully-integrated ultra-wideband LNA with active inductor [J]. Microelectronics, 2013, 43(3): 316-320. (in Chinese)
- [6] 沈珮,张万荣,金冬月,等.SiGe HBT 低噪声放大器的设计与制造[J].电子与信息学报,2010,32(8): 2028-2031. SHEN Pei, ZHANG Wan-rong, JIN Dong-yue, et al. Design and fabrication of SiGe HBT low noise amplifier [J]. Journal of Electronics & Information Technology, 2010, 32(8): 2028-2031. (in Chinese)
- [7] 丁春宝,张万荣,金冬月,等.基于噪声抵消的有源匹配 SiGe HBT 低噪声放大器设计[J].北京工业大学学报,2012,38(12): 1822-1827. DING Chun-bao, ZHANG Wan-rong, JIN Dong-yue, et al. Design of active match SiGe HBT low noise amplifier employing noise cancellation [J]. Journal of Beijing University of Technology, 2012, 38(12): 1822-1827. (in Chinese)
- [8] HAIQIAO X, ROLF S. A 5.4 GHz high-Q tunable active-inductor band pass filter in standard digital CMOS technology [J]. Analog Integrated Circuits Signal Processing, 2007, 51(1): 1-9.
- [9] 丁春宝,张万荣,谢红云,等.3~6 GHz SiGe HBT Cascode 低噪声放大器的设计[J].北京工业大学学报,2012,38(8): 1162-1166. DING Chun-bao, ZHANG Wan-rong, XIE Hong-yun, et al. Design of 3-6 GHz SiGe HBT cascode noise amplifier [J]. Journal of Beijing University of Technology, 2012, 38(8): 1162-1166. (in Chinese)
- [10] HU J Y, ZHU Y L, WU H. An ultra-wideband resistive-feedback low-noise amplifier with noise cancellation in 0.18 μm digital CMOS silicon monolithic integrated circuits in RF systems [C] // IEEE Silicon Monolithic Integrated Circuits in RF Systems. Orlando, Piscataway: IEEE Conference and Custom Publishing Department, 2008: 218-221.

(责任编辑 杨开英)