500 V 沟槽阳极 LIGBT 的设计与优化

邵 雷,李 婷,陈宇贤,王 颖

(哈尔滨工程大学信息与通信工程学院,哈尔滨 150001)

摘 要:介绍一种双外延绝缘体上硅(silicon on insulator, SOI) 结构的沟槽阳极横向绝缘栅双极型晶体管(trench anode lateral insulated-gate bipolar transistor, TA-LIGBT).沟槽阳极结构使电流在 N型薄外延区几乎均匀分布,并减 小了元胞面积;双外延结构使漂移区耗尽层展宽,实现了薄外延层上高耐压低导通压降器件的设计.通过器件建模 与仿真得到最佳 TA-LIGBT 的结构参数和模拟特性曲线,所设计器件击穿电压大于 500 V 栅源电压 V_{gs} = 10 V 时导 通压降为 0.2 V 特征导通电阻为 123.6 m Ω •cm².

关键词: 沟槽; 横向绝缘栅双极晶体管; 击穿电压; 导通压降; 阈值电压; 特征导通电阻 中图分类号: TN 342.4 文献标志码: A 文章编号: 0254 - 0037(2012) 08 - 1153 - 05

Design and Optimization of 500 V Trench Anode LIGBT

SHAO Lei , LI Ting , CHEN Yu-xian , WANG Ying

(College of Information and Communication Engineering , Harbin Engineering University , Harbin 150001 , China)

Abstract: A type of silicon on insulator (SOI) trench anode lateral insulated-gate bipolar transistor (TA-LIGBT) with dual-epi layers is introduced in this paper. TA-LIGBT exploits the structure of trench electrode to decrease the cell size and the current flowlines of TA-LIGBT are uniformly distributed in the N-drift region. TA-LIGBT has achieved lower on-state drop and higher breakdown voltage on thin epitaxial layer because dual-epi layer can widen the depletion region. Optimal structure is obtained for 500 V TA-LIGBT through simulation. Characteristics of the device are also given. Results show that the device has a breakdown voltage above 500 V , a forward voltage of 0. 2 V for V_{gs} of 10 V , and the specific on-resistance of 123. 6 mQ·cm².

Key words: trench; lateral insulated-gate bipolar transistor (LIGBT); breakdown voltage; forward voltage; threshold voltage; specific on-resistance

智能功率集成电路(smart power IC ,SPIC) 正逐 步成为工业自动化、电力技术、汽车制造业以及通讯 产业等领域内的实用器件^[1-2].目前,新型金属氧化 物半导体(metal oxide semiconductor ,MOS)功率器 件已进入实用化阶段,其研究开发着眼于提高器件 的工作频率和功率处理能力,主要集中于器件结构 和性能的改进,并展开了新型半导体材料功率器件 的开发研制. 绝缘体上硅(silicon on insulator,SOI) SPIC 研究中 SOI 高压器件的设计和优化是研究的 主要课题. SOI 横向绝缘栅双极型晶体管(lateral insulated-gate bipolar transistor,LIGBT) 开态时在漂 移区的场氧下形成少子的积累层,故开态电阻较小, 而且其关态击穿电压也较高. 但是由于存在少子积 累层,其响应速度较 SOI 横向扩散金属氧化物半导

收稿日期: 2009-09-17.

基金项目:哈尔滨市科技创新人才研究专项基金资助项目(RC2007QN009016).

作者简介: 邵 雷(1974—),男,硕士研究生,讲师,主要从事半导体功率器件、微电子工艺及器件方面的研究,E-mail: shaolei@ hrbeu. edu. cn.

体 (laterally diffused metal oxide semiconductor, LDMOS) 的低^[3,4].

LIGBT 是一种目前十分常用的功率器件,它靠 阳极注入的非平衡载流子导电,结合了 MOS 器件的 栅控特性和双极型晶体管的高耐压、低导通损耗特 点,具有广泛的用途^[2,4]. LIGBT 从根本上解决了 LDMOS 器件高电压与高导通电阻之间的矛盾,改善 了器件的功率控制能力,使其广泛应用于中频和中 等电流领域,但同时也引入关断时间延长和易发生 闩锁效应的负面效应. LIGBT 已广泛地用于 SPIC 中,但其内部寄生的横向 NPNP 晶闸管使器件易于 闩锁,尤其环境温度从 25 ℃上升到 200 ℃时,闩锁 电流将下降 1/3.为此,SPIC 中必须加入电流检测 和过流保护单元,这使得电路更加复杂且生产成本 更高^[1,4]. 采用 SOI 材料制作的 LIGBT 在耐高温电 力集成电路(power IC)和射频集成电路(radio frequency IC)中的应用愈来愈引人关注.

本文利用 Silvaco TCAD 工具研究了沟槽阳极 LIGBT (trench anode LIGBT, TA-LIGBT) 和普通 LIGBT (conventional LIGBT, C-LIGBT),通过器件建 模与仿真得到最佳 TA-LIGBT 的结构参数和模拟特 性曲线,研究结果为 500 V TA-LIGBT 的设计与优化 提供理论依据。

1 结构及工作原理

TA-LIGBT 正向导通时,空穴由 P⁺ 阳极区注入, 大部分空穴被 P 外延区与 P 基区收集,很少空穴到 达 N⁺ 阴极区,使得闩锁效应有效抑制;同时沟槽阳 极结构使器件电流均匀分布于整个 N 型漂移区.而 C-LIGBT 增大阳极电压时,阳极 PN 结开启,空穴大 量注入晶体管的 N 漂移区,一部分空穴在流经 NMOS 沟道区时与电子复合,剩余部分空穴穿过 N 漂移区到达 P 基区/P⁺ 阴极区,空穴电流流过 P 基 区的横向电阻产生横向压降,当 P 基区/N⁺ 阴极结 承受压降大于 0.7 V 时,P⁺ NPN⁺4 层结构工作,器 件失去栅控能力,发生闩锁^[11];由于 C-LIGBT 的电 极均处于器件表面,因此 C-LIGBT 的电流线集中于 漂移区表面^[12-43].



图 1 TA-LIGBT 的结构 Fig. 1 Structure of TA-LIGBT



图 2 C-LIGBT 的结构 Fig. 2 Structure of C-LIGBT

TA-LIGBT 处于关闭状态,漂移区的耗尽层不仅 是由水平方向 P 基区/N 外延结和垂直方向的 Si/ SiO₂的耗尽层共同作用,而且由于电荷补偿原理,双 外延层结构使耗尽区面积更大.因此 TA-LIGBT 器 件具有漂移区浓度较高且漂移区厚度较薄的特点. 本文结合 SOI RESURF 原理^[14-45] 设计的 TA-LIGBT 结构参数如表 1 所示.利用 SOI RESURF 原理设计 的C-LIGBT的器件长度为 80 μ m,漂移区厚 10 μ m, 漂移区浓度为 1 × 10¹⁵ cm⁻³,栅氧和埋厚度分别为 0.1、11 μ m,P⁺ 阴极区结深 1 μ m,P 基区结深 2 μ m, 浓度为 4.5 × 10¹⁶ cm⁻³,P⁺ 阳极区结深为 0.5 μ m, N⁺ 阴极区参数与 TA-LIGBT 的 N⁺ 阴极区参数 一致.

1155

表1 TA-LIGBT 的参数 Table 1 Parameters of TA-LIGBT								
参数名称	厚度或结深/μm	长度/μm	浓度/cm ⁻³	参数名称	厚度或结深/μm	长度/μm	浓度/cm ⁻³	
栅氧	0. 1	3.5		埋氧	8	54		
N 漂移区	2.5	40	7×10^{15}	N⁺阴极	0.5	10	1×10^{21}	
N 缓冲区	5	1	1×10^{17}	N⁺阳极	2.5	0.5	1×10^{21}	
P 基区	2.5	13	1.5×10^{16}	P 外延	2.5	2.5	3×10^{15}	

2 结果及分析

利用 ATLAS 器件仿真软件对 TA-LIGBT 和 C-LIGBT进行了大量仿真. 图 3(a)(b)分别表示



图 3 V_G = 5 V 时电流分布



图 4(a) (b) 分别表示 TA-LIGBT 击穿时纵向电 场和横向电场,可知,TA-LIGBT 的电场强度 *E* 最大 点在 N 缓冲区和中间 SiO₂层的交界处,所以击穿发 生在此处. 图 4(c) (d) 分别表示 C-LIGBT 击穿时的 纵向电场和横向电场,可知 C-LIGBT 的纵向击穿和 横向击穿几乎同时发生.

TA-LIGBT和 C-LIGBT 的电流分布,可观察到

TA-LIGBT的 N 漂移区电流分布均匀. 而 C-LIGBT 的电流线集中于漂移区表面^[16-7],电流穿过 N 漂移

区的有效面积占据总漂移区面积较小.



图4 击穿时电场强度



利用 DevEdit 软件建模并通过 ATLAS 软件电学 特性仿真,得到 C-LIGBT 和 TA-LIGBT 两种器件的 输出特性、正向导通特性、正向阻断特性、转移特性 曲线,分别如图 5~8 所示.







图6 正向导通特性

Fig. 6 Forward conducting characteristic



图 7 正向阻断特性

Fig. 7

Forward blocking characteristic



图 8 转移特性

Fig. 8 Transfer characteristic

TA-LIGBT 的阈值电压为 2.2 V,饱和电流密度 为 243.2 A/cm²,击穿电压值为 521.0 V,导通压降 为 0.2 V,特征导通电阻为 123.6 mΩ•cm². C-LIGBT 的阈值电压为 2.3 V,饱和电流密度为 277.4 A/ cm²,击穿电压值为 516.7 V,导通压降为 0.6 V,特 征导通电阻为 70.3 mΩ•cm². 与 C-LIGBT 相比,耐 压相同时 TA-LIGBT 的导通压降下降了 66.7%,元 胞面积降低了 32.5%. TA-LIGBT 的 N 漂移区较 薄,大大降低了导通压降;同时沟槽阳极结构大大缩 小了阳极长度,双外延层结构使得 N 漂移区充分耗 尽,有效降低了元胞面积. 尽管外延层浓度较高,但 是 TA-LIGBT 存在导通电阻大的缺点.

3 结论

 通过 Silvaco TCAD 软件建模与仿真 得到了 击穿电压为 521 V,饱和电流密度为 243.2 A/cm², 特征导通电阻为 123.6 mΩ·cm²,导通压降为 0.2 V 的 TA-LIGBT.

 2) 双外延层 SOI 结构的 TA-LIGBT ,漂移区充 分耗尽 ,漂移区电流分布均匀 ,具有通态压降低、静 态损耗小的特点 ,这对于节能设备有着重要的意义.

3) 沟槽阳极结构大大减小了器件面积,降低了 成本,提高了集成度,但是特征导通电阻偏大.因此,在不影响其他特性的情况下,如何降低器件特征 导通电阻将是重点研究内容之一.

参考文献:

- [1] CHEN Wan-jun, ZHANG Bo, LI Zhao-ji, et al. A novel high voltage LDMOS for HVIC with the multiple step shaped equipotential rings [J]. Solid-state Electronics, 2007, 51(3): 394-397.
- [2] ADAN A O, NAKA T, KAGISAWA A, et al. SOI as a mainstream IC technology [C] // SOI Conference, Florida, October 5-8, 1998: 9-12.
- [3] XIE Gang , ZHANG Bo. Self-clamping thyristor mode LIGBT based on SOI[C]//EDSSC , Hongkong , December 8-10 , 2008: 1-4.
- [4] PATHIRANA V, NAPOLI E, UDREA F, et al. An analytical model for the lateral insulated gate bipolar transistor (LIGBT) on thin SOI[J]. IEEE Transactions on Power Electronics, 2006, 21(6): 1521-1528.
- [5] CHEN Wu-jun, ZHANG Bo, LI Zhao-ji. Realizing high breakdown voltage SJ-LDMOS on bulk silicon using a partial n-buried layer [J]. Chinese Journal of Semiconductors, 2007, 28(3): 355-360.
- [6] KIM H W , KIM S C , SEO K S , et al. Device

characteristics of the SOI LIGBT with dual-epi layers [C] // International Power Electronics and Motion Control Conference, Xi'an , August 14-16 , 2004: 859-862.

- [7] KHANNA V K, KUMAR A, SOOD S C, et al. Investigation of degeneracy of current-voltage characteristics of asymmetrical IGBT with n-buffer layer concentration [J]. Solid State Electronics ,2001 ,45(10): 1859–1865.
- [8] OH J K , KIM D Y , LEE B H. A dual-gate shorted-anode silicon-on-insulator lateral insulated gate bipolar transistor with floating ohmic contact for suppressing snapback and fast switching characteristics [J]. Microelectronics Journal , 1999 , 30(6): 577-581.
- [9] BYEONA D S, CHUN J H, LEE B H, et al. The separated shorted-anode insulated gate bipolar transistor with the suppressed negative differential resistance regime [J]. Microelectronics Journal, 1999, 30(6): 571-575.
- [10] CAI Jun , SIN J K O. Latch-up characteristics of a lateral trench gate conductivity modulated power transistor [J]. Journal of University of Science and Technology of China , 1998 , 29(4): 481-486.
- [11] CAI Jun, SIN J, MOK P, et al. A new lateral trench gate conductivity modulated power transistor [J]. IEEE Transactions on Electron Devices, 1999, 46(8): 1788– 1793.
- [12] DISNEY D R , PEIN H B , PLUMMER J D. A trench gate

LIGBT structure and two LMCT structures in SOI substrates [C] // International Symposium on Power Semiconductor Devices and ICs, Switzerland, May 31–June 2, 1994: 405-410.

- [13] KANG Ey-goo, MOON Seung-hyun, SUNG Man-young. A new trench electrode IGBT for having superior electrical characteristics for power IC systems [J]. Microelectronics Journal, 2001, 32(8): 641-647.
- [14] HAN Seung-youp, NA Long-min, CHOI Yearn-lk, et al. An analytical model of the breakdown voltage and minimum epi layer length for RESURF pn diodes [J]. Solid State Electronics, 1995, 39(8): 1247–1248.
- [15] MEER H, MEYER K. Threshold voltage model for deepsubmicron fully depleted SOI CMOS transistors including the effect of source/drain fringing fields into the buried oxide [J]. Solid State Electronics, 2001, 45(4): 593– 598.
- [16] HENKEL I, FEILER W, KOSTKA A. A two dimensional analytical model for the current distribution in a lateral IGBT [J]. Solid State Electronics ,2001 ,45(10): 1725– 1732.
- [17] ZHANG Hai-peng, SUN Ling-ling, JIANG Li-fei, et al. Process simulation of trench gate and plate and trench drain SOI NLIGBT with TCAD tools [C] // APCCAS, Macao, November 30-December 3, 2008: 1037-1040.

(责任编辑 吕小红)