

SiGe/Si HBT的直流特性分析*

张时明 邹德恕 陈建新 高 国 杜金玉

韩金茹 董 欣 袁 颖 王东风 沈光地

(北京工业大学和北京市光电子技术实验室, 100022)

倪卫新 汉 森

(瑞典林雪平大学物理系)

摘 要 应用“掺杂工程”和“带隙工程”各自的特点,设计了一种独特的基区双向高速运输的 SiGe/Si HBT 层结构,并利用此结构在 $3\mu\text{m}$ 工艺线上做出了性能良好的 SiGe/Si HBT. 其主要直流参数为:室温共发射极最大电流增益 β_{max} (300 K) 可达 300, 低温 β_{max} (77 K) 可达 8000, 厄利电压 300 V, 漏电流在 nA 量级,均为国际先进水平. 同时,给出了 SiGe/Si HBT 的室温(大注入,小注入),低温(大注入,小注入)的输出特性曲线,进行了对比分析,详细讨论了影响室温 β , 低温 β 及其它直流参数的主要因素.

关键词 SiGe/Si 异质结构, 直流参数

分类号 TN 322.8

80年代后期,随着 SiGe/Si 的 MBE, UHV/CVD 等生长技术的完善, SiGe/Si 器件得到了迅速的发展. 其中发展速度最快的是 SiGe/Si HBT. 由于 SiGe/Si HBT 采用窄带隙 SiGe 层作基区提供了高注入效率,低基区串联电阻和短的渡越时间^[1],因此, SiGe/Si HBT 有高电流增益,极快的工作速度,很低的噪声及良好的温度性能. 同时,由于 SiGe HBT 的工艺与 Si 工艺兼容,因而 SiGe/Si HBT 的研究令世人瞩目.

目前,随着 SiGe/Si HBT 研究的深入,其性能指标进一步提高. 但 SiGe/Si HBT 性能的最佳化还有赖于器件的设计和制作. 正是基于这种考虑,我们充分应用“掺杂工程”和“带隙工程”各自的特点,设计了一种独特的基区双向高速运输的 SiGe/Si HBT 层结构,并利用此结构在装备并不先进 $3\mu\text{m}$ Si 工艺线上做出了性能良好的 SiGe/Si HBT.

1 纵向结构设计

如图 1 所示,为保证集电区形成良好的欧姆接触,减少 Si 和 SiGe 界面的位错,选用高

收稿日期: 1996—06—25

* 国家自然科学基金、国家科委“八六三计划”和北京市科委高技术资助项目

掺杂低位错密度的 $n^+(100)$ Si 片作衬底. 发射区和集电区均采用 Si 材料, 为减小集电区电容, 保证 V_{ce} 有适当的击穿电压, 选取集电区杂质浓度为 $5 \times 10^{16} \text{ cm}^{-3}$, 厚度为 400 nm; 为减小发射区电容和串联电阻, 降低工艺难度, 选取发射区杂质浓度为 $5 \times 10^{17} \text{ cm}^{-3}$, 厚度为 100 nm; 同时, 在发射区上生长 100 nm 硅帽层, 掺杂浓度在 $2 \times 10^{19} \text{ cm}^{-3}$ 以上. 基区选用窄带隙 SiGe 合金材料, 从 eb 结界面到 bc 结界面 Ge 含量从 20 % 渐变至 28 % (如图 1). 这样既可保证 β 足够大, 同时在基区内形成一个加速势场, 降低了载流子渡越基区的时间; 兼顾基区电阻和 β , 基区掺杂浓度定为 $2 \times 10^{19} \text{ cm}^{-3}$, 厚度为 50 nm, 这其中包括 eb 结和 bc 结界面各 5 nm 的 i 型层; eb 结的 i 型层减小了 C_{eb} , 同时显著降低了低温寄生漏电流, 但它使基区电阻也有所增加^[2]; bc 结的 i 型层使载流子碰撞电离减少, 提高了 V_{ce} 的击穿电压, 同时也减小了 C_{bc} .

综上所述, 我们设计了图 1 所示的 SiGe/Si HBT 层结构, 并在 3 μm 工艺线上做出了性能良好的 SiGe/Si HBT.

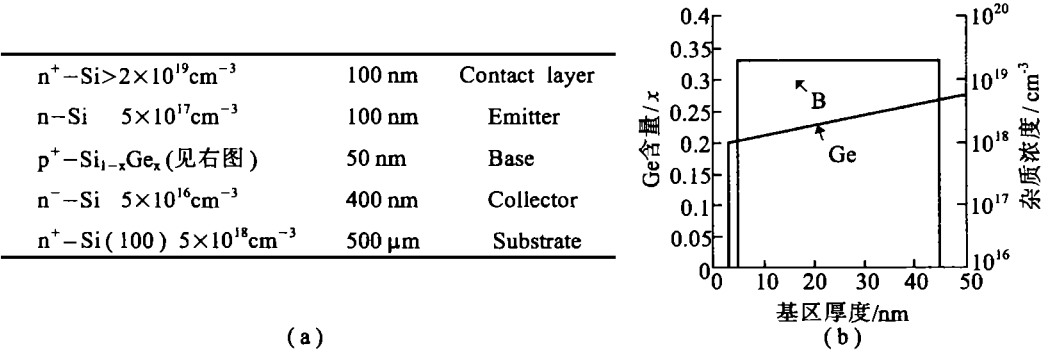


图1 SiGe/Si HBT的层结构

2 器件制作

SiGe/Si HBT 纵向结构的生长是由瑞典林雪平大学完成的. 他们使用 Balzers UMS-630 SiGe MBE 系统进行基片生长, 其中集电区生长温度为 800 $^{\circ}\text{C}$, 基区和发射区的生长温度均为 600 $^{\circ}\text{C}$, 硼和铈作为 p 型层和 n 型层的外延掺杂剂.

HBT 样管的制作在北京工业大学电子工程系进行. 我们采用双台面结构, 在 3 μm 工艺线上制作 SiGe/Si HBT, 工艺流程采用我们自己研制的一套基区腐蚀停止和低温侧壁氧化隔离技术^[3]. 这套技术所要解决的关键问题有两个: (1) 湿法腐蚀要选择合适的溶液. 我们选用了一种选择性腐蚀液: $\text{KOH} : \text{K}_2\text{Cr}_2\text{O}_7 : \text{C}_3\text{H}_7\text{OH} : \text{H}_2\text{O} = 30\text{g} : 1.2\text{g} : 30\text{ml} : 120\text{ml}$. 此溶液可完全腐蚀 N-Si 层, 但它几乎不腐蚀 SiGe 层, 这保证了 50 nm 的 SiGe 几乎不受影响. (2) 保留侧壁氧化层. 应用反应离子刻蚀技术, 在适当的压力、射频功率及 CF_4 流量的条件下, 我们得到了垂直方向和侧向 SiO_2 的腐蚀速率比大于 3, 此结果保证了当表面氧化层被刻蚀掉时, 侧向氧化层将有一部分被保留, 而达到自对准工艺要求. 解决了上述两个问题, 这套腐蚀停止和低温侧壁氧化隔离技术就可很好地应用于 SiGe/Si HBT 的制作过程中^[3]. 我们在 3 μm 工艺线上做出了性能良好的 SiGe/Si HBT, 并对其直流参数进行了详细的测量和讨论.

3 器件直流参数分析和讨论

虽然器件是在设备条件并不先进的 $3\ \mu\text{m}$ 工艺线上制作的, 但我们仍然做出了高水平的 SiGe/Si HBT 样管, 其主要直流参数为: 室温 β_{max} (300 K) 可达 300, 低温 β_{max} (77 K) 可达 8 000, 厄利电压 300V, 漏电流在 nA 量级, 这些指标均已达到国际先进水平. 下面我们详细讨论影响室温共发射极电流增益 β , 低温 β 及其它直流参数的主要因素.

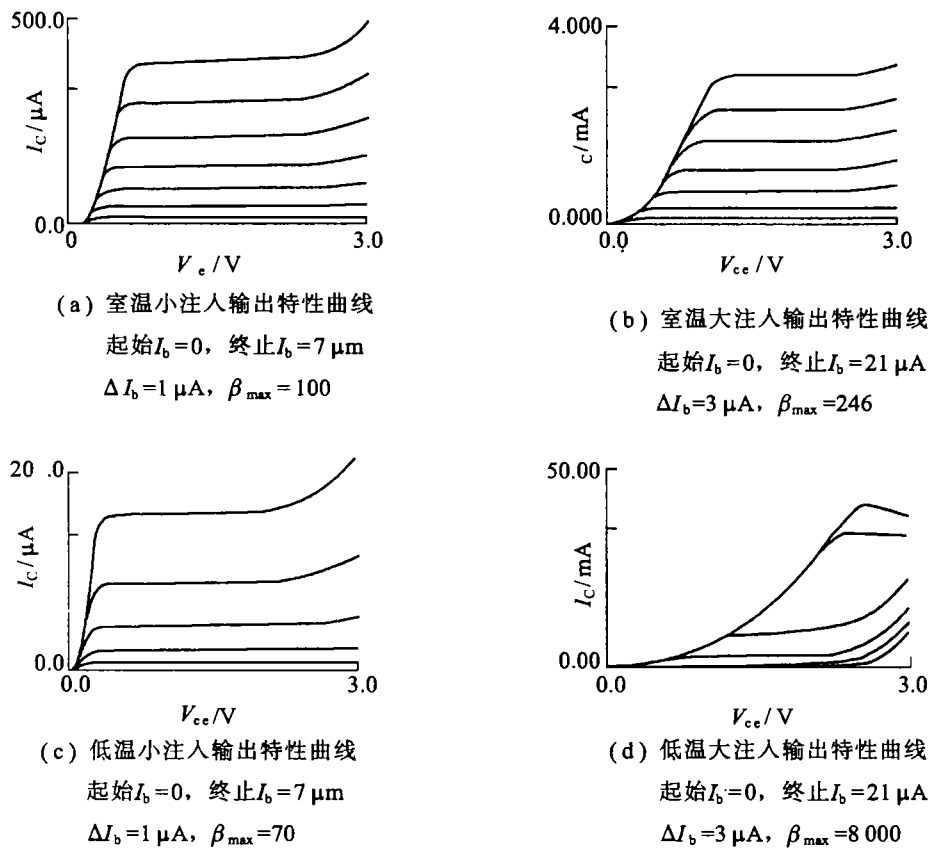


图2 SiGe/Si HBT的输出特性曲线

图2给出了 SiGe/Si HBT 典型的室温 (大注入, 小注入), 低温 (大注入, 小注入) 的输出特性曲线. 比较低温和室温输出特性曲线, 有以下几个特点:

1. 注入很小时, 低温 β 相对室温 β 有所减小. 这主要因为在低温条件下, SiGe/Si HBT 出现了寄生漏电流, 这种寄生漏电流可能是由以下 3 种机理引起的:

- 1) 场辅助 SRH(Shockley-Read-Hall)复合;
- 2) 带间隧穿;

3) 陷阱辅助隧穿^[2]. 因此, SiGe/Si HBT 的低温漏电流要大于室温漏电流, 所以注入很小时低温 β 反而减小.

2. 随着注入的增加, 低温 β 相对室温 β 大幅度增加. 理论上对于 SiGe/Si HBT, 其 $\beta = \beta^* \times e^{\Delta E_v / KT}$ (β^* 为同质结的增益, ΔE_v 为 Si/SiGe 异质结的价带边跃变), 因此, 随着温度的降低, β 应按指数增加. 实际上随温度的降低, 本征载流子浓度减小, 使发射结上的压降 V_{be} 增加而发射区和集电区之间的压降 V_{ce} 略有减小 (低温下载流子运动速度有所增加), 因此集电结上的反向电压 V_{cb} 降低, 造成倍增因子相对室温减小. 所以, 低温下 β 的增加幅度并没有理论所预计的大.

3. 较大注入条件下, 随着注入的增加, 室温 β 略有增加, 低温 β 增加幅度快. 随基极电流 I_b 注入的增加, 室温下电子势垒降低, 电子电流相对增加, 寄生漏电流相对减小, 因此室温 β 略有增加. 在低温条件下, 随基极电流 I_b 注入的增加, 电子电流迅速增加, 因此, 随着注入增加低温 β 增幅较大.

4. 低温注入很大时, β 开始迅速减小. 这是由收集区和基区之间的异质结势垒效应引起的^[4]; 大注入时, 由于准中性基区开始外推, 价带势垒效应将阻止空穴进入收集区, 为维持电中性, 在导带产生了电子输运的势垒, 因此在基区内形成了过量少数载流子的存储, 使 β 迅速减小. 所以, 收集区和基区之间的异质结势垒效应严重影响了 SiGe HBT 在低温条件下的电流驱动能力.

5. 在低温条件下, SiGe HBT 的饱和压降增加, 击穿电压有所减小; 由于低温下载流子运动速度有所增加, 因此击穿电压减小. 在低温下基区电阻增加, 造成饱和压降增加.

综上所述, 影响 Si/SiGe HBT 增益的主要因素除了纵向结构中的掺杂分布、厚度、Ge 含量及其分布等因素外, 注入的大小和收集区和基区之间的异质结势垒效应也是不可忽视的重要因素, 特别是对低温 β 的影响尤为显著. 因此, 在 Si/SiGe HBT 进行低温应用时, 必须注意上述因素的影响.

4 结论

我们充分应用“掺杂工程”和“带隙工程”各自的特点, 设计了一种独特的基区双向高速输运的 SiGe/Si HBT 层结构, 并利用此结构应用我们自己研制的工艺流程, 在设备并不先进的 $3\mu\text{m}$ 工艺线上做出了性能良好的 SiGe/Si HBT. 其主要直流参数如室温 β_{max} (300 K), 低温 β_{max} (77 K), 厄利电压和漏电流均达到国际先进水平. 同时我们对比了 SiGe/Si HBT 的室温 (大注入, 小注入) 和低温 (大注入, 小注入) 的输出特性曲线, 并讨论了影响室温 β , 低温 β 的主要因素, 确认了注入的大小和收集区和基区之间的异质结势垒效应是影响室温 β , 低温 β 的重要因素.

感谢邓军同学在测试过程中所给予的帮助!

- 1 Iyer S S, Patton G L, Stork J M C, et al. Heterojunction Bipolar Transistors Using Si-Ge alloys. IEEE Transactions On Electron Devices, 1989, 36(10): 2129 ~ 2137
- 2 Cressler J D, Comfort J H, Crabbe E F, et al. On the Profile Design and Optimization of Epitaxial Si- and SiGe-Base Bipolar Technology for 77K Application-Part I: Transistor DC Design Consideration. IEEE Transactions On Electron Devices, 1993, 40(3): 525 ~ 541
- 3 Chen J X, Zou D S, Gao G, et al. Side-Wall Oxide isolation Self-aligned Technique for SiGe/Si HBTs. Proceeding of the Fourth International Conference on Solid State and Integrated Circuit Technology, 1995, 462
- 4 Tiwari S, A New Effect at High Currents in Heterostructure Bipolar Transistors, IEEE Electron Device Lett, 1988, 9:142 ~ 144

An Analysis of SiGe/Si HBT's DC Characteristics

Zhang Shiming Zou Deshu Chen Jianxin Gao Guo Du Jinyu

Han Jinyu Dong Xin Yuan Ying Wang Dongfeng Shen Guangdi

(Beijing Optoelectronic Technology Laboratory, Beijing Polytechnic University, 100022)

Ni Weixin Hansson G V

(Department of Physics, Linkoping University, -581 83 Linkoping, Sweden)

Abstract The SiGe/Si HBT's layer structure with a novel high speed base transportation was designed upon considering both doping engineering and band engineering. On this structure, the SiGe/Si HBT with advanced performance was fabricated in 3 μm processing line. Its main DC characteristics are shown as follows: The maximum current gain β_{max} (at room temperature) is up to 300; the maximum current gain β_{max} (at 77 K) is 8 000; the early voltage is 300 V and the leakage current is at nA level. Furthermore, the output characteristics at room temperature (small injection and large injection) and at 77 K (small injection and large injection) are shown, and the main factors which influence the current gain are discussed.

Keywords SiGe/Si, Heterostructure, DC parameters